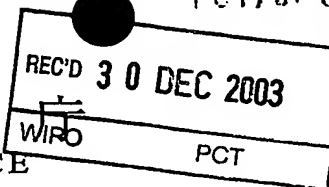


PCT/JP03/15722

09.12.03

日 本 国 特 許  
JAPAN PATENT OFFICE



JP03/15722  
Rec'd PCT/PTO 10 JUN 2005

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application: 2002年12月12日

出 願 番 号  
Application Number: 特願2002-360148  
[ST. 10/C]: [JP2002-360148]

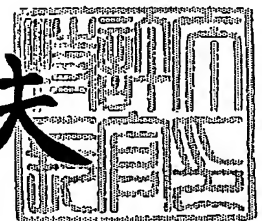
出 願 人  
Applicant(s): 東京エレクトロン株式会社

**PRIORITY  
DOCUMENT**  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1 (a) OR (b)

2003年10月28日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



BEST AVAILABLE COPY

出証番号 出証特2003-3089064

【書類名】 特許願

【整理番号】 JP022261

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H01L 21/00

【発明者】

【住所又は居所】 東京都港区赤坂五丁目 3 番 6 号 T B S 放送センター  
東京エレクトロン株式会社内

【氏名】 篠崎 大

【発明者】

【住所又は居所】 東京都港区赤坂五丁目 3 番 6 号 T B S 放送センター  
東京エレクトロン株式会社内

【氏名】 小松 茂和

【特許出願人】

【識別番号】 000219967

【氏名又は名称】 東京エレクトロン株式会社

【代表者】 東 哲郎

【代理人】

【識別番号】 100096910

【弁理士】

【氏名又は名称】 小原 肇

【電話番号】 045(476)5454

【手数料の表示】

【予納台帳番号】 064828

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9203553

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 検査方法及び検査装置

【特許請求の範囲】

【請求項 1】 被検査体の複数の検査用電極それぞれに対応する一対のプロープピンをそれぞれ接触させ、上記各プロープピン対それぞれの一方のプロープピンを介して上記各検査用電極に電圧を印加し、上記他方のプロープピンそれぞれとの間でフリッピング現象による電気的な導通を取った後、テストからの信号に基づいて上記被検査体の電気的特性を検査する検査方法であって、上記電圧を印加する際に、上記テストの複数のドライバからそれぞれに接続された上記各プロープピン対の一方のプロープピンを介してフリッピング用の電圧を上記各検査用電極に印加することを特徴とする検査方法。

【請求項 2】 上記フリッピング電圧は、制限電圧を検出した時点で印加を停止することを特徴とする請求項 1 に記載の検査方法。

【請求項 3】 上記各ドライバから同時にフリッピング用電圧を印加することを特徴とする請求項 1 または請求項 2 に記載の検査方法。

【請求項 4】 被検査体の複数の検査用電極それぞれに対応する一対のプロープピンをそれぞれ接触させ、上記各プロープピン対それぞれの一方のプロープピンを介して上記各検査用電極に電圧を印加し、上記他方のプロープピンそれぞれとの間でフリッピング現象による電気的な導通を取った後、テストからの信号に基づいて上記被検査体の電気的特性を検査する検査装置であって、上記テストの複数のドライバに上記各プロープピン対の一方のプロープピンをそれぞれ接続したことを特徴とする検査装置。

【請求項 5】 上記テストの複数のコンパレータに上記各プロープピン対の他方のプロープピンをそれぞれ接続したことを特徴とする請求項 4 に記載の検査装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、フリッピング現象を利用してプロープピンとで検査用電極間の導

通をとった被検査体の検査を行なう検査方法及び検査装置に関し、更に詳しくはフリッティング用電源を省略することができる検査方法及び検査装置に関する。

#### 【0002】

##### 【従来の技術】

半導体処理工程にはウエハ状態のまま検査する工程やパッケージ状態の被検査体を検査する工程等の種々の工程がある。検査を実施する場合には、ウエハの検査用の電極パッドに接触子（例えば、プローブピン）を接触させ、プローブピンを介して電極パッドに信号を印加する。ところが、検査用の電極パッドには電氣的に絶縁性のある酸化膜が形成されているため、プローブピンから電極パッドに対して所定の針圧を付与してプローブピンで電極パッドの酸化膜を掻き取ってプローブピンと電極パッドの導通後に、検査を実施している。

#### 【0003】

しかしながら、ウエハに形成されたデバイスの高密度化により電極パッドや配線構造が薄膜化するため、ウエハの検査時に電極パッドPの酸化膜をプローブピンで掻き取って除去する方法では電極パッドや電極パッドの下地層等を傷める虞がある。そこで、このような損傷を防止するために、フリッティング現象を利用して電極パッドの酸化膜を除去する方法が提案されている（特許文献1）。

#### 【0004】

特許文献1に記載の技術を例えば図2に基づいて概説する。プローブカード1は、図2に示すように、ウエハの複数の電極パッドPにそれぞれ接触する一対のプローブピン2と、各プローブピン2にそれぞれ接続されたりレー3とを有し、りレー3を介してテスト4とフリッティング用電源5との間で一対のプローブピン2を切り替えて接続するようにしてある。そして、ウエハの検査を行なう場合には、まず、一対のプローブピン2を各電極パッドPに接触させた後、りレー3を介して一対のプローブピン2とフリッティング用電源5とを接続し、フリッティング用電源5から一対のプローブピン2に一方のプローブピン2に対して電圧を印加し、徐々に昇圧すると、フリッティング現象により一対のプローブピン2間の酸化膜を破って一対のプローブピン2間で電流が流れ、プローブピン2と電極パッドP間で電氣的に導通する。次いで、りレー3を介して一対のプローブピ

ン2をフリッティング用電源5からテスト4側に切り替えてテスト4側に接続する。引き続き、一方のプロブピン2を介してテスト4から電極パッドPへ検査用信号を印加し、ウエハの所定の検査を実行する。このようにフリッティング現象を利用する場合にはプロブピン2と電極パッドP間の針圧を極めて低く設定することができ、電極パッド等を損傷する虞がなく、信頼性の高い検査を行なうことができる。尚、フリッティング現象とは金属（本発明では電極パッド）の表面に形成された酸化膜に印加される電位傾度が $10^5 \sim 10^6 \text{ V/cm}$ 程度になると酸化膜の厚さや金属の組成の不均一性により電流が流れて酸化膜が破壊される現象をいう。

#### 【0005】

##### 【特許文献1】

特開2002-139542号公報（特許請求の範囲の請求項1及び段落[0046]）

#### 【0006】

##### 【発明が解決しようとする課題】

しかしながら、特許文献1に記載の検査方法及び検査装置の場合には、検査を行う際に、プロブピン2をテスト4の検査用の信号ライン毎にフリッティングを実行しているため、プロブ検査までにフリッティングに多くに時間を割かれ、検査のスループットを低下させるという課題があった。また、この検査装置の場合にはフリッティング専用電源5及びリレー3を設けなくてはならず、しかもプロブカード1にリレー3を実装しなくてはならないため、半導体装置の高集積化に伴ってプロブピン2の本数が増加するによりリレー3も多くなりプロブカード1上でのリレー3の実装数が自ずと制限される。

#### 【0007】

本発明は、上記課題を解決するためになされたもので、検査のスループットを格段に向上させることができ、しかもリレーを省略することができる検査方法及び検査装置を提供することを目的としている。

#### 【0008】

##### 【課題を解決するための手段】

本発明の請求項 1 に記載の検査方法は、被検査体の複数の検査用電極それぞれに対応する一対のプロブピンをそれぞれ接触させ、上記各プロブピン対それぞれの一方のプロブピンを介して上記各検査用電極に電圧を印加し、上記他方のプロブピンそれぞれとの間でフリットティング現象による電気的な導通を取った後、テストからの信号に基づいて上記被検査体の電気的特性を検査する検査方法であって、上記電圧を印加する際に、上記テストの複数のドライバからそれぞれに接続された上記各プロブピン対の一方のプロブピンを介してフリットティング用の電圧を上記各検査用電極に印加することを特徴とするものである。

**【 0 0 0 9 】**

また、本発明の請求項 2 に記載の検査方法は、請求項 1 または請求項 2 に記載の発明において、上記各ドライバから同時にフリットティング用電圧を印加することを特徴とするものである。

**【 0 0 1 0 】**

また、本発明の請求項 3 に記載の検査方法は、請求項 1 に記載の発明において、上記各ドライバから同時にフリットティング用電圧を印加することを特徴とするものである。

**【 0 0 1 1 】**

また、本発明の請求項 4 に記載の検査装置は、被検査体の複数の検査用電極それぞれに対応する一対のプロブピンをそれぞれ接触させ、上記各プロブピン対それぞれの一方のプロブピンを介して上記各検査用電極に電圧を印加し、上記他方のプロブピンそれぞれとの間でフリットティング現象による電気的な導通を取った後、テストからの信号に基づいて上記被検査体の電気的特性を検査する検査装置であって、上記テストの複数のドライバに上記各プロブピン対の一方のプロブピンをそれぞれ接続したことを特徴とするものである。

**【 0 0 1 2 】**

また、本発明の請求項 5 に記載の検査装置は、請求項 4 に記載の発明において、上記テストの複数のコンパレータに上記各プロブピン対の他方のプロブピンをそれぞれ接続したことを特徴とするものである。

**【 0 0 1 3 】**

**【発明の実施の形態】**

以下、図1に示す実施形態に基づいて本発明を説明する。

本実施形態の検査装置10は、例えば図1に示すように、ウエハの複数の電極パッドPにそれぞれ接触する一对の第1、第2プローブピン11A、11Bと、これら複数対の第1、第2プローブピン11A、11Bが取り付けられたプローブカード12と、プローブカード12に形成され且つ第1、第2プローブピン11A、11Bにそれぞれ接続された信号ライン13と、これらの信号ライン13の端子14とそれぞれ電氣的に切り離し可能に接触するポゴピン等からなる中継端子15とを備え、これらの中継端子15を介してテスト20に接続可能に構成されている。また、プローブカード12は、例えば検査装置10のプローバ室のヘッドプレート（図示せず）に固定され、中継端子15が内蔵されたインサートリング（図示せず）を介してテスト20側のテストヘッド（図示せず）と電氣的に接触する。

**【0014】**

また、図示してないが、本実施形態の検査装置10は、従来同様、ウエハを載置し且つX、Y、Z及び $\theta$ 方向に移動する載置台と、この載置台と協働してウエハとプローブピン11A、11Bとの位置合わせを行うアライメント機構とを備えている。

**【0015】**

一方、テスト20は、図1に示すように、第1、第2プローブピン11A、11Bに対応するドライバ21とコンパレータ22とを備え、ドライバ21が一方の第1プローブピン11A側に切り離し可能に接続されていると共にコンパレータ22が他方の第2プローブピン11B側に切り離し可能に接続されている。また、ドライバ21及びコンパレータ22には信号ライン23、24が接続され、それぞれの端子25、26を介して第1、第2プローブピン11A、11Bに対応する中継端子15と電氣的に接続し、切り離せるようになっている。更に、ドライバ21はフリッピング現象を発生させるために必要な大きさの電圧を第1プローブピン11A側に印加できるようになっている。

**【0016】**



従って、第1、第2プローブピン11A、11Bと電極パッドPが僅かな針圧（例えば、1mN以下）で接触した状態で、テスト20側のドライバ21から信号ライン23を介して検査装置10側の中継端子15、信号ライン13及び第1プローブピン11Aを介して電極パッドPにフリットティング用の電圧を印加し、徐々に昇圧すると、第1、第2プローブピン11A、11B間で始めは電極パッドの酸化膜Pを介して微小電流が流れた後、酸化膜を破って電流が急激に大きくなって流れる。この電流は検査装置10側の第2プローブピン11Bから信号ライン13、中継端子15を経由してテスト20側の信号ライン24からコンパレータ22に流れ、コンパレータ22において制限電圧値を検出した時点でドライバ21から電圧を印加しないようする。尚、フリットティング後には第1、第2プローブピン11A、11Bは電極パッドと接触したまま検査用のプローブピンとして使用される。

#### 【0017】

次に、上記検査装置10を用いた本発明の検査方法の一実施形態について説明する。検査装置10内の載置台にウエハを載置し、載置台をX、Y及び $\theta$ 方向に移動させ、載置台とアライメント機構とが協働して載置台上のウエハの電極パッドPと第1、第2プローブピン11A、11Bとの位置合わせを行った後、載置台が上昇してウエハの各電極パッドPとこれらの電極パッドPに対応する第1、第2プローブピン11A、11Bとが例えば1mN以下の低針圧で接触する。

#### 【0018】

その後、テスト20の各電極パッドPに対応する全てのドライバ21から信号ライン23、検査装置10側の中継端子15、プローブカード12の信号ライン13及び第1プローブピン11Aを介してフリットティング用電圧を各電極Pに同時に印加すると、各電極パッドP上では第1、第2プローブピン11A、11B間で始めは微小電流が流れ、フリットティング用で電圧を徐々に昇圧するとフリットティング現象により第1、第2プローブピン11A、11B間の電流が急激に大きくなって各電極パッドPの酸化膜がそれぞれ同時に破れ、第1、第2プローブピン11A、11Bと電極パッドP間が電氣的に導通すると共にコンパレータ22を介して全てのドライバ21からの電圧印加を同時に停止する。従って、一回

のフリットティング電圧の印加によって全てのプローブピン11A、11Bとそれぞれに対応する電極パッドP間の電氣的な導通を取ることができ、従来のように信号ライン毎に行っていた場合と比較するとフリットティングに要する時間を格段に短縮することができる。

#### 【0019】

然る後、これらのドライバ21からそれぞれの信号ライン23を介して検査用信号を送信し、これらのドライバ21に対応する第1プローブピン11Aから電極パッドPに検査用信号を印加して従来と同様にウエハの電氣的特性検査を行なうことができる。しかも、極めて低い針圧で検査を行なうことができるため、第1、第2プローブピン11A、11B及び電極パッドP等を損傷する虞がなく、信頼性の高い検査を行なうことができる。

#### 【0020】

以上説明したように本実施形態によれば、ウエハの複数の電極用パッドPそれぞれに対応する第1、第2プローブピン11A、11Bをそれぞれ接触させ、第1プローブピン11Aを介して各電極用パッドPにフリットティング用の電圧を印加し、これらの第1プローブピン11Aに対応する第2プローブピン11Bとの間でフリットティング現象による電氣的な導通を取った後、テスト20のドライバ21からの検査用信号に基づいてウエハの電氣的特性検査を行なう際に、テスト20の複数のドライバ21からそれぞれに接続された第1、第2プローブピン11A、11Bの一方の第1プローブピン11Aにフリットティング用の電圧を印加するようにしたため、従来のように信号ライン毎にフリットティング専用電源からテスト側の電源に一々に切り替えてフリットティングを行うことなくフリットティングを行なうことができる。また、フリットティング電圧を印加する際に、全電極パッドPに同時に印加するようにしたため、フリットティングに要する時間を格段に短縮することができ、延いては検査のスループットを格段に向上させることができる。

#### 【0021】

また、本実施形態によれば、フリットティング用電源としてテスト20を利用するため、フリットティング専用電源及びリレーを設ける必要がなく、製造コストを

低減することができる。また、プローブカード 12 上のリレーを省略することができるため、リレーを実装する面積分だけ実装面積を拡張することができ、半導体装置の高集積化に対応することができる。また、第 2 プローブピン 11 B をテスト 20 のコンパレータ 22 に接続したため、コンパレータ 22 を介してフリッピング時の制限電圧を検出することができる。

#### 【0022】

尚、本発明は上記実施形態に何等制限されるものではなく、必要に応じて各構成要素を適宜変更することができる。

#### 【0023】

##### 【発明の効果】

本発明の請求項 1 ～請求項 5 に記載の発明によれば、検査のスループットを格段に向上させることができ、しかもリレーを省略することができ、信頼性の高い検査を行なうことができる検査方法及び検査装置を提供することができる。

##### 【図面の簡単な説明】

##### 【図 1】

本発明の検査装置の一実施形態の要部を示すブロック図である。

##### 【図 2】

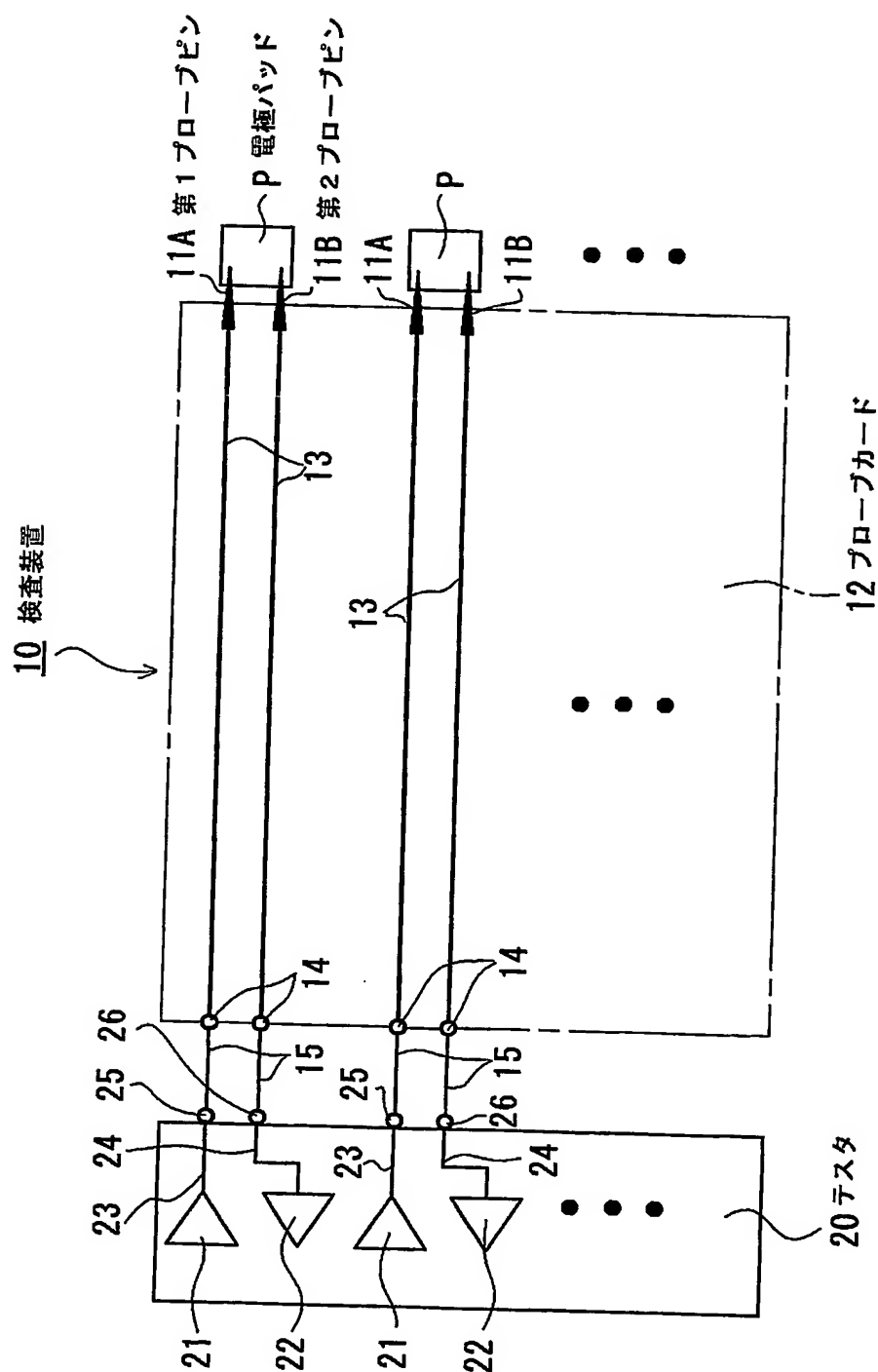
従来の検査装置の一例を示すブロック図である。

##### 【符号の説明】

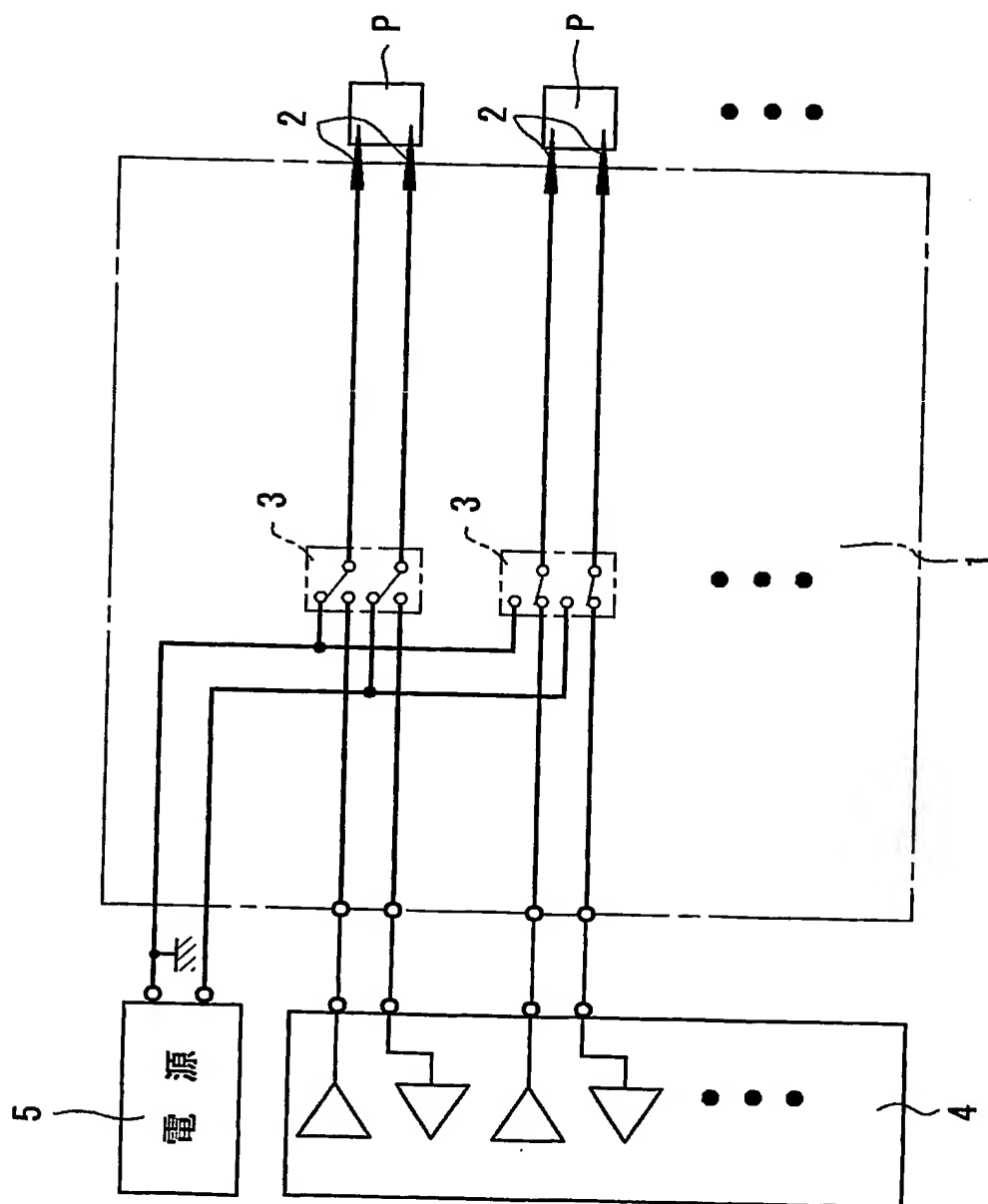
- 10 検査装置
- 11 A、11 B プローブピン
- 20 テスタ
- 21 ドライバ
- 22 コンパレータ
- P 電極パッド（検査用電極）

【書類名】 図面

【図1】



【図 2】



【書類名】 要約書

【要約】

【課題】 特許文献1に記載の技術の場合には、プローブピン2をテスト4の信号ライン一本毎にフリッピングを実行しているため、検査のスループットが低下する。また、フリッピング専用電源5及びリレー3を設けなくてはならず、しかもリレー3はプローブカード1に実装しなくてはならないため、半導体装置の高集積化でプローブピンの本数の増加によりプローブカード1上の実装面積が大きくなりリレー3の実装数が制限される虞がある。

【解決手段】 本発明の検査方法は、テスト20の複数のドライバ21からそれぞれに接続された第1、第2プローブピン11A、11B対の一方の第1プローブピン11Aを介してフリッピング用の電圧を各電極パッドPに印加する。

【選択図】 図1

認定・付加情報

特許出願の番号	特願 2 0 0 2 - 3 6 0 1 4 8
受付番号	5 0 2 0 1 8 7 9 9 5 6
書類名	特許願
担当官	第五担当上席 0 0 9 4
作成日	平成 1 4 年 1 2 月 1 3 日

<認定情報・付加情報>

【提出日】	平成14年12月12日
-------	-------------

次頁無

特願 2 0 0 2 - 3 6 0 1 4 8

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 2 1 9 9 6 7 ]

- |          |                       |
|----------|-----------------------|
| 1. 変更年月日 | 1 9 9 4 年   9 月   5 日 |
| [変更理由]   | 住所変更                  |
| 住 所      | 東京都港区赤坂 5 丁目 3 番 6 号  |
| 氏 名      | 東京エレクトロン株式会社          |
|          |                       |
| 2. 変更年月日 | 2 0 0 3 年   4 月   2 日 |
| [変更理由]   | 住所変更                  |
| 住 所      | 東京都港区赤坂五丁目 3 番 6 号    |
| 氏 名      | 東京エレクトロン株式会社          |